



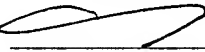
[A36224 - 072511.0189]

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Wei-Chien HSUEH  
App No. : 10/820,364  
Filed : April 8, 2004  
For : DATA-LINE DRIVER CIRCUIT FOR CURRENT-  
PROGRAMMED ELECTRO-LUMINESCENCE DISPLAY  
DEVICE  
Examiner : To be Assigned  
Art Unit : To be Assigned

I hereby certify that this correspondence is being deposited with the  
United States Postal Service as first class mail in an envelope addressed  
to: Assistant Commissioner for Patents, P.O. Box 1450, Alexandria, VA  
22313-1450 on

June 3, 2004

  
Gary Abelev (Reg. No. 40,479)

CLAIM FOR PRIORITY UNDER 35 U.S.C. §119(e)



Assistant Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Sir:

A claim for priority is hereby made under the provisions of 35 U.S.C. §119(e) for  
the above-identified application, based on Taiwanese application No. 92108268 filed  
April 10, 2003.

A certified copy of this Taiwanese application is enclosed.

Respectfully submitted,

  
  
Gary Abelev  
Patent Office Reg. No. 40,479  
Attorney for Applicant(s)  
**Baker Botts LLP**  
212-408-2522



中華民國經濟部智慧財產局

INTELLECTUAL-PROPERTY OFFICE  
MINISTRY OF ECONOMIC AFFAIRS  
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，  
其申請資料如下：

This is to certify that annexed is a true copy from the records of this  
office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 04 月 10 日  
Application Date

申請案號：092108268  
Application No.

申請人：統寶光電股份有限公司  
Applicant(s)

局長  
Director General

蔡練生

發文日期：西元 2004 年 5 月 26 日  
Issue Date

發文字號：09320502620  
Serial No.

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

## 發明專利說明書

一、 發明名稱	中 文	電流驅動電激發光顯示器之資料線傳輸電路
	英 文	Data-Line Driver Circuits for Current-Programmed Electro-Luminescence Display Device
二、 發明人 (共1人)	姓 名 (中文)	1. 薛瑋傑
	姓 名 (英文)	1. HSUEH, Wei-Chieh
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (中 文)	1. 台南市忠義路一段7號
	住居所 (英 文)	1. No. 7, Sec. 1, Chung Yi Rd., Tainan City
三、 申請人 (共1人)	名稱或 姓 名 (中文)	1. 統寶光電股份有限公司
	名稱或 姓 名 (英文)	1. Toppoly Optoelectronics Corp.
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中 文)	1. 新竹科學工業園區苗栗縣竹南鎮科中路12號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1. NO. 12, KE JUNG RD., SCIENCE-BASED INDUSTRIAL PARK, CHU-NAN 350, MIAOLI COUNTY, TAIWAN, R.O.C.
	代表人 (中文)	1. 陳 瑞 聰
	代表人 (英文)	1. RAY CHEN



四、中文發明摘要 (發明名稱：電流驅動電激發光顯示器之資料線傳輸電路)

一種電流驅動電激發光顯示器之資料線驅動電路的裝置，用來由外部訊號源接收資料電流，並驅動電激發光顯示器的畫素端組群。電流驅動電激發光顯示器之資料線驅動電路的裝置，至少包含第一電路組群、第二電路組群與位移暫存器。位移暫存器控制第一電路組群接收資料電流，以及控制第二電路組群從第一電路組群複製並發送資料電流至畫素端組群。

伍、(一)、本案代表圖為：第\_\_\_3\_\_\_圖

(二)、本案代表圖之元件代表符號簡單說明：

301、311：電路組群

302、304、306、312、314、316：電路組

322：位移暫存器

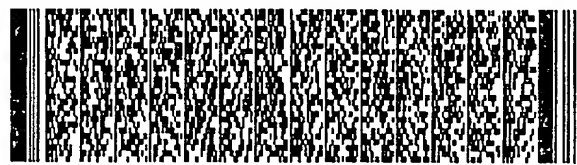
324：致能端

326：第一週期訊號端

327：第二週期訊號端

陸、英文發明摘要 (發明名稱：Data-Line Driver Circuits for Current-Programmed Electro-Luminescence Display Device)

An apparatus of data-line driver circuits for current-programmed electro-luminescence (EL) display device is provided to receive data currents from an external signal source and drive the pixel group of EL display. The apparatus comprises a first circuit group, a second circuit group and a shift register. The shift register controls the first circuit group to receive the data currents



四、中文發明摘要 (發明名稱：電流驅動電激發光顯示器之資料線傳輸電路)

328 : 第N週期訊號端

330 : 畫素端組群

陸、英文發明摘要 (發明名稱：Data-Line Driver Circuits for Current-Programmed Electro-Luminescence Display Device)

and controls the second circuit group to duplicate the data currents and then send them to the pixel group.



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

☐熟習該項技術者易於獲得，不須寄存。



## 五、發明說明 (1)

### 發明所屬之技術領域

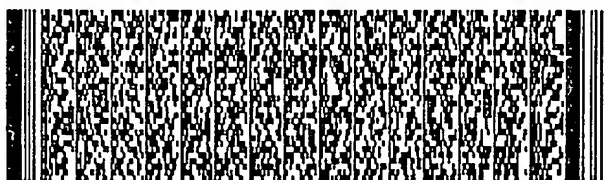
本發明是有關於一種資料線驅動電路的裝置，且特別是有關於一種電流驅動電激發光顯示器之資料線驅動電路的裝置。

### 先前技術

電激發光(electro luminescence, EL)為自發光性質之顯示技術，運作原理是透過電氣方式，將載子注入具發光特性之半導體元件，使其激發而產生光。而電激發光可依採用之半導體元件性質簡單區分為無機電激發光(inorganic electro luminescence)與有機電激發光(organic electro luminescence, OEL)。電激發光顯示器的驅動電路架構之一為主動矩陣的電路架構。

主動矩陣的最簡單及最基本之電路配置圖如第1圖所示。在第1圖中，電晶體102之功能為開關及定址之用，可稱為一開關電晶體(switching thin film transistor, switching TFT)。電晶體104則根據儲存電容106之信號電壓值，調制驅動發光元件108之連續電流，所以電晶體104則被稱為一驅動電晶體(driving TFT)。此儲存之信號電壓值可每一圖框時間(frame time)更新一次。

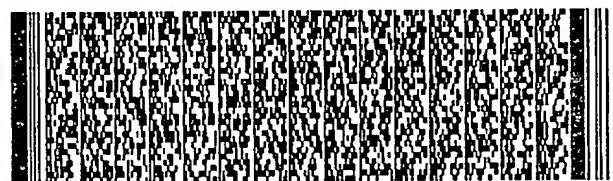
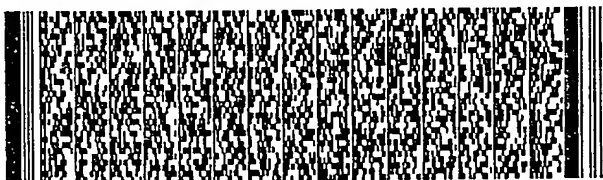
但是，利用電壓直接驅動電晶體104的方法，會因為每個驅動電晶體的特性不同，使得相同的驅動電壓，卻會產生不同的發光強度。因此，目前普遍使用電流驅動的方法，來補償驅動電晶體的臨界電壓與遷移率(mobility)。



## 五、發明說明 (2)

目前，利用電流驅動的電激發光裝置有一個主要的缺點，由於資料電流必須由資料線來提供，這意味著電流源的數目必須與資料線的數目相同。也就是說，在現在的電激發光顯示器中，由於大尺寸以及高解析度的要求，所以需要非常大量的資料線以及與其配合的電流源。因此，Sony公司提出了電流門(current latch)的架構，可以大幅減少電流源的數目，如第2圖所示。

在第2圖中，有電路組202、電路組204、電路組206、電路組212、電路組214、電路組216、位移暫存器(shift register, SR)208、位移暫存器218、致能器(enable)209、致能器219以及畫素端組群220。其中電路組202與電路組212負責畫素端組群220中的紅色畫素，電路組204與電路組214負責畫素端組群220中的綠色畫素，電路組206與電路組216負責畫素端組群220中的藍色畫素。畫素端組群內包含複數個畫素端，利用掃描線(圖中未表示出)的開關來控制這些畫素端供資料電流寫入。位移暫存器208與致能器209控制包含電路組202、電路組204與電路組206的第一電路組群201。位移暫存器218與致能器219則控制包含電路組212、電路組214與電路組216的第二電路組群211。第2圖中Sony公司提出的電流門之架構，其輸入資料的流程敘述如下。當資料電流 $I_{data}$ 發送過來時，由位移暫存器208控制依序寫入第一電路組群201中。寫入的過程完成後，接下來的下一組資料電流就會被切換，由位移暫存器218控制依序寫入第二電路組群211中。而在寫入第二電路組群211





### 五、發明說明 (3)

的同時，致能器209會命令第一電路組群201將記憶的資料電流 $I_{data}$ 發送至畫素端組群220中所對應到的畫素端；當第二電路組群211寫入完畢後，則切換成第一電路組群201由位移暫存器208控制寫入資料，而致能器219則在此時命令第二電路組群211發送所記憶的資料電流 $I_{data}$ 至畫素端組群220中所對應的下一組畫素端。

也就是說，第一與第二電路組群兩者輪流交替地寫入與發送資料，當其中之一被寫入資料時，另一者則負責發送資料至畫素端組群，然後當此過程完成後，兩者切換步驟，如此反覆地進行資料的寫入與傳送。這種電流門的架構可以大幅減少電流源的數目，但是由於這種架構是基於兩個電路組群輪流交替，各電路組群與其位移暫存器必須使用外部控制訊號線(signal line)控制，因此使用的外部控制訊號線數目過多，且所處理的資料電流不免受兩個不同的電路組群影響，而會有畫質不佳的情形發生。

### 發明內容

因此本發明的目的就是在提供一種電流驅動電激發光顯示器之資料線驅動電路的裝置，用以減少外部控制訊號線的數目。

本發明的另一目的是在提供一種電流驅動電激發光顯示器之資料線驅動電路的裝置，用來減少電流門中電子元件的數目。

本發明的又一目的是在提供一種電流驅動電激發光顯示器



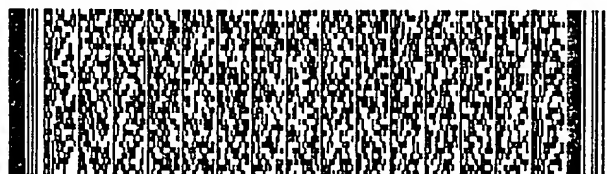
#### 五、發明說明 (4)

之資料線驅動電路的裝置，使負責發送資料電流至顯示器面板中之畫素端組群的電路組為同一組。

根據本發明之上述目的，提出一種電流的驅動電激發光顯示器之資料線驅動電路的裝置，將習知的電流門內部之兩電路組並聯交替寫入與發送資料電流的架構，改變成為兩電路組串聯的架構，由第一電路組群負責接收從輸入端來的資料電流，且由第二電路組群負責發送要輸出至畫素端組群的資料電流，而不再每個電路組群都必須自行負責接收從輸入端來與發送至畫素端組群的資料電流。

依照本發明一較佳實施例，資料電流先寫入第一電路組群後，再由第一電路組群寫入第二電路組群中，然後由第二電路組群負責發送至畫素端組群中對應的畫素端，且在此同時，將新的資料電流寫入第一電路組群中，如此依序反覆寫入與發送的步驟。因此，第一電路組群會永遠負責接收資料電流並寫入第二電路組群中，而此第二電路組群則會永遠負責接收第一電路組群傳送過來的資料電流然後將其發送至畫素端組群。

本發明改變電流門中兩電路組的電性連接與操作方法，以減少資料線與電路元件的數目，可使得電子元件與排線所佔的空間減少，讓被限制體積的顯示器(例如：外觀尺寸大小固定為A4的筆記型電腦)之外側邊框能夠做得更小，相對而言，螢幕可視面積可做得更大。此外，因為是利用固定同一電路組來發送資料電流至畫素端組群，此單一電路組的電子特性固定，可避免因不同電路組輪流交替發送資料



## 五、發明說明 (5)

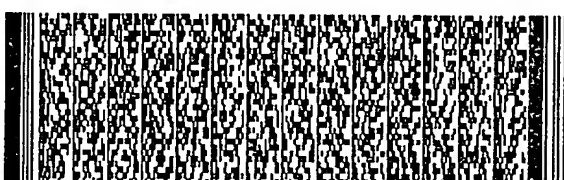
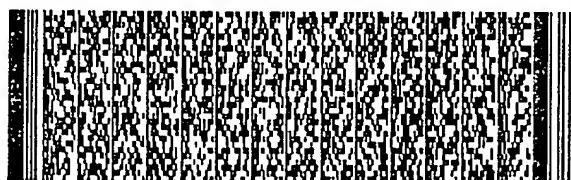
電流而造成畫素階調的不穩定。

### 實施方式

為了改善習知電流門之訊號線太多以及階調不穩定性的問題，本發明提出一種電流驅動電激發光顯示器之資料線驅動電路的裝置。

第3圖為本發明之一實施例。第3圖中電路組302與電路組312以七個薄膜電晶體(thin film transistor, TFT) M1~M7，兩個電容Cs1、Cs2以及一個位移暫存器322組成一個單位的電流吸收器(current sink)類型之電流門電路架構。其中電容Cs1與電容Cs2可儲存資料電流，位移暫存器322則可兼具致能(enable)的功能，此致能功能在後面會解釋。本發明之實施例將習知的電流門內部之兩組電路組，從並聯交替寫入與發送資料電流的架構改變成為串聯的架構。

在第3圖中，位移暫存器322負責控制電路組群301與電路組群311的操作，其中有第一訊號週期、第二訊號週期至第N訊號週期的操作週期。電路組312與位移暫存器322的第一訊號週期端326連接，電路組314與位移暫存器322的第二訊號週期端327連接，電路組316與位移暫存器322的第N訊號週期端328連接，以及電路組302、電路組304與電路組306都與位移暫存器322的致能端324連接。電路組302、電路組304與電路組306組成一個電路組群301，電路組312、電路組314與電路組316則組成另一個電路組群311。



## 五、發明說明 (6)

第4圖則為第3圖中實施例的時間圖(timing chart)，僅列舉兩個單位的串聯電流門組合，即第3圖中的電路組312與電路組302，以及電路組314與電路組304。由第4圖與第3圖對照可以更清楚地了解串聯電流門架構操作的機制。

在第4圖中，第一訊號週期端326有兩個開啟的時期，分別是時間 $t_1$ 至 $t_2$ 間的時期412與時間 $t_8$ 至 $t_9$ 間的時期414，時期412與時期414相隔週期間距416(時間 $t_1$ 至 $t_8$ )。第二訊號週期端有兩個開啟的時期，分別是時間 $t_3$ 至 $t_4$ 間的時期422與時間 $t_{10}$ 至 $t_{12}$ 間的時期424，時期422與時期424相隔週期間距426(時間 $t_3$ 至 $t_{10}$ )。致能端有兩個開啟的時期，分別是時間 $t_5$ 至 $t_6$ 間的時期432與時間 $t_{13}$ 至 $t_{14}$ 間的時期434，時期432與時期434相隔週期間距436(時間 $t_5$ 至 $t_{13}$ )。由於第一訊號週期端326、第二訊號週期端327與致能端324皆由位移暫存器322控制在同樣的週期操作，因此這三個週期間距416、426與436都會相等。且時期412、時期422與時期432之間都必須間隔一小段時間(即時間 $t_2$ 至 $t_3$ 與時間 $t_4$ 至 $t_5$ )，這是避免因為第一訊號週期端326、第二訊號週期端327與致能端324開啟時間太靠近所產生資料電流處理的問題，而後的時期414、時期424與時期434也是一樣的情形。

第4圖中的資料電流 $I_{data}$ 表示訊號輸入端輸入電流門的資料電流，包含時間 $t_1$ 至 $t_3$ 的資料402、時間 $t_3$ 至 $t_5$ 的資料404、時間 $t_8$ 至 $t_{10}$ 的資料406與時間 $t_{10}$ 至 $t_{13}$ 的資料408。資料402、404、406與408在第4圖中所表示的高低只代表它們是不同的資料訊號，並無其他特殊的意義。畫素端組群330中相對



## 五、發明說明 (7)

應畫素端的掃描線(scan line) (第3圖中未表示)會在時 $t_7$ 至 $t_{11}$ 的時候開啟。以下解釋第4圖與第3圖所表示此串聯電流門的操作過程。

當輸入的資料電流 $I_{data}$ 由外部訊號源輸入至電流門時，位移暫存器322會打開第一訊號週期端326的時期412，第3圖中電路組312的電容Cs1就開始儲存輸入的資料電流 $I_{data}$ 的資料402，然後位移暫存器322打開第二訊號週期端327的時期422，電路組314的電容Cs1就開始儲存輸入的資料電流 $I_{data}$ 的資料404。然後位移暫存器322控制致能端324打開時期432，此時儲存在電路組312的電容Cs1中的電壓，會去驅動電路組312的電晶體M3而轉換成資料電流 $I_{data}$ ，然後資料電流 $I_{data}$ 流經電路組302的電晶體M6，再被轉換成電壓儲存於電路組302的電容Cs2中。電路組304\314與電路組306\316也依照上述電路組302/312的這種方式操作。而後畫素端組群330中相對應畫素端的掃描線 (第3圖中未表示)會打開時期442，電路組302與電路組304即可對畫素端組群330中相對應的畫素端做寫入的動作。

在時期422開啟的過程中，位移暫存器322又會打開第一訊號週期端326的時期414，將資料電流 $I_{data}$ 的資料406儲存於電路組312的電容Cs1中，然後位移暫存器322會打開第二訊號週期端327的時期424，將資料電流 $I_{data}$ 的資料408儲存於電路組314的電容Cs1中。最後位移暫存器322控制致能端324打開時期434，此時電路組312與電路組314中各電容Cs1的電壓，會被分別複製到電路組302與電路組304的各電容



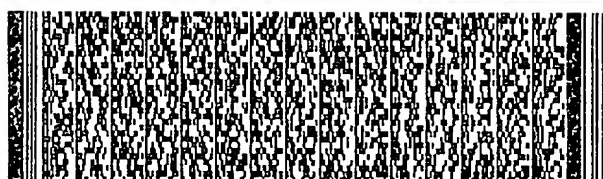
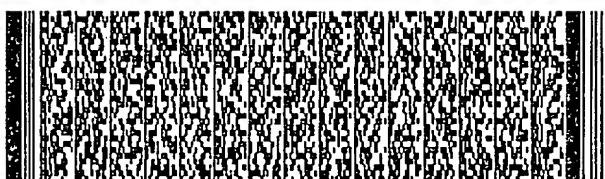
## 五、發明說明 (8)

Cs2 中。

在致能端324打開時期434之前，畫素端組群330中前一組畫素端的掃描線必須先關閉(即掃描線的時期442結束於 $t_{11}$ ，早於時期434的開始時間 $t_{13}$ )，否則電路組312與電路組314中儲存的資料電流 $I_{data}$ ，會在致能的時期434開啟時，直接被寫入畫素端組群330，而不會先儲存於電路組302與電路組304中的各個電容Cs2中。

因此，在第3圖中，電路組群311會永遠負責接收資料電流 $I_{data}$ ，並寫入電路組群301中，而電路組群301則會永遠負責接收電路組群311傳送過來的資料電流 $I_{data}$ ，並將資料電流 $I_{data}$ 寫入畫素端組群330。而不再是每個電路組都必須自行負責接收從外部訊號源來與發送至畫素端組群330的訊號。第3圖中之本發明實施例，是電流吸收器類型的配置，該資料電流 $I_{data}$ 的輸入，實際上為自畫素端組群330抽取資料電流 $I_{data}$ ，因此此資料電流 $I_{data}$ 的傳輸方向會與電流源(current source)電路配置的資料電流 $I_{data}$ 的傳輸方向相反。

在這種串聯電流門電路配置的架構下，還有一個額外的好處。Sony公司提出的並聯電流門架構，其中的致能器所負責的致能開關動作，在其中一電路組群要寫入畫素端組群時，必須一直維持在開啟的狀態，而本發明的串連電流門架構，則僅僅需要一個開啟的週期訊號即可，也就是說，致能的功能可以包含在位移暫存器中，由位移暫存器週期性地操作致能開關動作的執行。



#### 五、發明說明 (9)

第5圖則為本發明的另一實施例。第5圖中電路組502與電組512以七個薄膜電晶體M1~M7，兩個電容Cs1、Cs2以及一個位移暫存器522組成一個單位的電流吸收器類型之電流門電路架構。其中電容Cs1與Cs2可儲存資料電流 $I_{data}$ ，位移暫存器522具有致能的功能。在第5圖中，電路組512與位移暫存器522的訊號週期端526連接，其中有一訊號週期的操作週期，電路組502與位移暫存器522的致能端524連接。此實施例也是電流吸收器類型的電路配置，僅舉出一個單位的電流門電路架構來作為代表，因此負責操作此單位電流門的位移暫存器522也只有一個訊號週期端526。當單位電流門不只一個時，位移暫存器522也能夠隨之擴充負責操作多數個單位電流門。

當輸入的資料電流 $I_{data}$ 由外部訊號源輸入至電流門時，訊號週期端526由位移暫存器522打開，利用第5圖中電路組512的電容Cs1來儲存輸入的資料電流 $I_{data}$ 。等到電容Cs1儲存完後，致能端524由位移暫存器522控制，接著訊號週期端526後面打開，此時儲存在電路組512的電容Cs1中的電壓，會去驅動電路組512的電晶體M3而轉換成資料電流 $I_{data}$ ，然後資料電流 $I_{data}$ 流經電路組502的電晶體M6，再被轉換成電壓儲存於電路組502的電容Cs2中。而後畫素端組群530中相對應畫素端的掃描線(第5圖中未表示)打開，電路組502即可對畫素端組群530中相對應的畫素端做寫入的動作，在寫入的同時，訊號週期端526又打開，將資料電流 $I_{data}$ 再次儲存於電路組512的Cs1中，之後重複以上所述的動





## 五、發明說明 (10)

作。

第6圖則為本發明的又一實施例。第6圖中電路組602與電路組612以七個薄膜電晶體M1~M7，兩個電容Cs1、Cs2以及一個位移暫存器622組成一個單位的電流源類型之電流門電路架構。其中電容Cs1與Cs2可儲存資料電流，位移暫存器622具有致能的功能。電路組612與位移暫存器622的訊號週期端626連接，其中有一訊號週期的操作週期，電路組602與位移暫存器622的致能端624連接。

此實施例是電流源類型的電路配置，僅舉出一個單位的電流門電路架構來作為代表，因此負責操作此單位電流門的位移暫存器622也只有一個訊號週期端626。當單位電流門不只一個時，位移暫存器622也能夠隨之擴充負責操作多數個單位電流門。

當輸入的資料電流 $I_{data}$ 由外部訊號源輸入至電流門時，訊號週期端626由位移暫存器622打開，利用第6圖中電路組612的電容Cs1來儲存輸入的資料電流 $I_{data}$ 。等到電容Cs1儲存完後，致能端624由位移暫存器622控制，接著訊號週期端626後面打開，此時儲存在電路組612的電容Cs1中的電壓，會去驅動電路組612的電晶體M3而轉換成資料電流 $I_{data}$ ，然後資料電流 $I_{data}$ 流經電路組602的電晶體M6，再被轉換成電壓儲存於電路組602的電容Cs2中。而後畫素端組群630中相對應畫素端的掃描線(第5圖中未表示)打開，電路組602即可對畫素端組群630中相對應的畫素端做寫入的動作，在寫入的同時，訊號週期端626又打開，將資料電流 $I$





## 五、發明說明 (11)

data 再次儲存於Cs1中，之後重複以上所述的動作。

這三個實施例說明了不論是電流源或電流吸收器的配置方法，只要使與位移暫存器的時間週期相接的電路組與外部訊號源相接，與位移暫存器的致能端相接的電路組則與畫素端組群相接，且此兩個電路組是以串聯的方式相連接，就可以作為本發明中所使用的電路組。而且，各電路組中的各種電子元件配置並不受限於所列舉之實施例所示。

由上述本發明較佳實施例可知，本發明的串聯電流門架構之第3圖與Sony公司提出的並聯電流門架構之第2圖比較，具有以下優點：

一、減少一組位移暫存器。在第2圖中，需要兩個位移暫存器208與位移暫存器218，而在第3圖中，僅需要一個位移暫存器322。

二、不需額外多一個開關(switch)來切換電流門(current latch)的動作。在第2圖中，需要致能器209與致能器219，而在第3圖中，僅需要一個致能端324，且此致能功能是由位移暫存器322提供。

三、不需額外多兩條訊號線來控制門的動作。在第2圖中的Enable\_A與Enable\_B，須另外提供，無法像第3圖中由位移暫存器322直接提供。

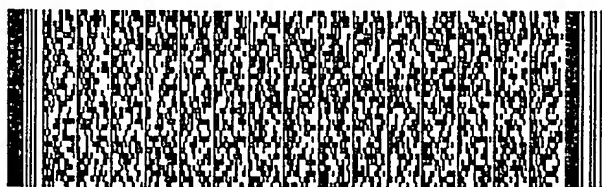
四、減少一顆TFT。第2圖中每一組單位電流門的電路需要八顆TFT來驅動，而第3圖中每一組單位電流門的電路僅需要七顆TFT即可驅動。

由上述本發明較佳實施例可知，應用本發明具有下列優



##### 五、發明說明 (12)

點。本發明主要是改變電流門中兩電路組的電性連接與操作方法，以減少資料線與電子元件的數目。此電流門應用在電激發光顯示器中，其資料線與電子元件的減少，即是電子元件與排線所佔的空間減少。一般而言，電激發光顯示器的排線與操作積體電路多被放置在其顯示螢幕的邊框上，若排線越多越繁雜，則其邊框則需做得較大來容納這些排線。這對於被限制體積的顯示器（例如：外觀尺寸大小固定為A4的筆記型電腦）而言，若其外側邊框能夠做得更小，螢幕的可視面積相對可做得更大。這項改進，可使得電激發光顯示器更加輕薄，更優於傳統陰極射線管（cathode ray tube, CRT）顯示器。此外，因為是利用固定同一電路組來發送訊號至畫素端組群，此單一電路組的電子特性固定，可避免因不同電路組本身電子特性不同，使發送出去的電流值也跟著會有所差異，造成同一訊號由兩者輪流交替發送時，卻可能會使畫素階調的不穩定。雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



## 圖式簡單說明

### 圖式之簡單說明

為讓本發明之上述和其他目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

第1圖是習知主動矩陣之一最簡單及最基本實施例的電路配置圖。

第2圖是習知並聯電流門之一實施例的電路配置圖。

第3圖係繪示本發明一較佳實施例的電路配置圖。

第4圖係第三圖之實施例的時間圖。

第5圖係繪示本發明另一較佳實施例的電路配置圖。

第6圖係繪示本發明又一較佳實施例的電路配置圖。

### 圖式之標記說明

102：開關電晶體

104：驅動電晶體

106：儲存電容

108：發光元件

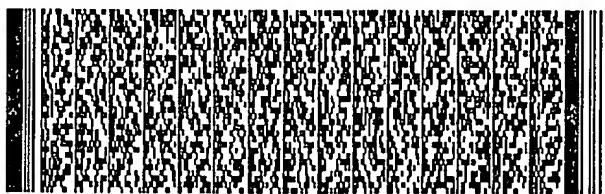
201、211：電路組群

202、204、206、212、214、216：電路組

208、218：位移暫存器

209、219：致能器

301、311：電路組群



圖式簡單說明

302、304、306、312、314、316：電路組

322：位移暫存器

324：致能端

326：第一週期訊號端

327：第二週期訊號端

328：第N週期訊號端

330：畫素端組群

412、414、422、424、432、434、442：時期

416、426、436：週期間距

402、404、406、408：資料

502、512：電路組

522：位移暫存器

524：致能端

526：週期訊號端

530：畫素端組群

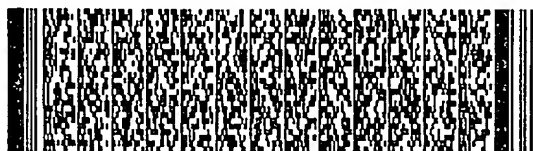
602、612：電路組

622：位移暫存器

624：致能端

626：週期訊號端

630：畫素端組群



## 六、申請專利範圍

1. 一種電流驅動電激放光顯示器之資料線傳輸電路的裝置，用來由一外部訊號源接收至少一資料電流，並驅動一電激發光顯示器的一畫素端組群，該電流驅動電激放光顯示器之資料線傳輸電路的裝置至少包含：  
一位移暫存器，具有至少一週期訊號端與一致能端；  
一第一電路組群，由具有記憶電流功能之至少一第一電路組組成，該第一電路組由該週期訊號端控制以接收該資料電流；以及  
一第二電路組群，由具有記憶電流功能之至少一第二電路組組成，該第二電路組電性串聯於該第一電路組，且由該致能端控制自該第一電路組複製再發送該資料電流至該畫素端組群。
2. 如申請專利範圍第1項所述之電流驅動電激放光顯示器之資料線傳輸電路的裝置，其電路配置至少包含電流源或電流吸收器的電路配置。
3. 如申請專利範圍第2項所述之電流驅動電激放光顯示器之資料線傳輸電路的裝置，當其電路配置是電流源的電路配置時，其中該第一電路組的電流輸出端電性連接於該第二電路組的電流輸入端，該第一電路組的電流輸入端電性連接於該外部訊號源，以及該第二電路組的電流輸出端電性連結於該畫素端組群。



#### 六、申請專利範圍

4. 如申請專利範圍第2項所述之電流驅動電激放光顯示器之資料線傳輸電路的裝置，當其電路配置是電流吸收器的電路配置時，其中該第一電路組的電流輸入端電性連接於該第二電路組的電流輸出端，該第一電路組的電流輸出端電性連接於該外部訊號源，以及該第二電路組的電流輸入端電性連結於該畫素端組群。

5. 如申請專利範圍第2項所述之電流驅動電激放光顯示器之資料線傳輸電路的裝置，當該第一電路組群是由複數個該第一電路組組成，以及該第二電路組群是由複數個該第二電路組組成時，該電流驅動電激放光顯示器之資料線傳輸電路裝置之操作順序至少包含：

該些第一電路組依序分別由複數個該週期訊號端控制，以分別依序接收複數個該資料電流；

該些第二電路組依序由該致能端控制，自該些第一電路組分別依序複製該些資料電流後，再分別依序發送該些資料電流至該畫素端組群。

6. 一種電流驅動電激放光顯示器之資料線傳輸電路的裝置，用來由一外部訊號源接收至少一資料電流，並驅動一電激發光顯示器的一畫素端組群，該電流驅動電激放光顯示器之資料線傳輸電路裝置之電路配置是電流源的電路配置，該電流驅動電激放光顯示器之資料線傳輸電路的裝置至少包含：



#### 六、申請專利範圍

一位移暫存器，具有至少一週期訊號端與一致能端；  
一第一電路組群，由具有記憶電流功能之至少一第一電路組組成，該第一電路組由該週期訊號端控制，以接收該外部訊號源所產生之該資料電流；以及  
一第二電路組群，由具有記憶電流功能之至少一第二電路組組成，該第二電路組的電流輸入端電性連接於該第一電路組的電流輸出端，該第二電路組由該致能端控制自該第一電路組複製再發送該資料電流至該畫素端組群。

7. 如申請專利範圍第6項所述之電流驅動電激放光顯示器之資料線傳輸電路的裝置，當該第一電路組群是由複數個該第一電路組組成，以及該第二電路組群是由複數個該第二電路組組成時，該電流驅動電激放光顯示器之資料線傳輸電路裝置之操作順序至少包含：

該些第一電路組依序分別由複數個該週期訊號端控制，以分別依序接收複數個該資料電流；

該些第二電路組依序由該致能端控制，自該些第一電路組分別依序複製該些資料電流後，再分別依序發送該些資料電流至該畫素端組群。

8. 一種電流驅動電激放光顯示器之資料線傳輸電路的裝置，用來由一外部訊號源接收至少一資料電流，並驅動一電激發光顯示器的一畫素端組群，該電流驅動電激放光顯示器之資料線傳輸電路的裝置之電路配置是電流吸收器的



#### 六、申請專利範圍

電路配置，該電流驅動電激放光顯示器之資料線傳輸電路的裝置至少包含：

一位移暫存器，具有至少一週期訊號端與一致能端；

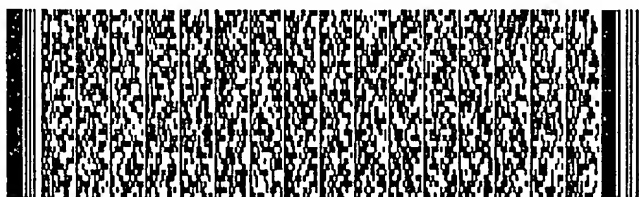
一第一電路組群，由具有記憶電流功能之至少一第一電路組組成，該第一電路組由該週期訊號端控制，以發送該資料電流至該外部訊號源；以及

一第二電路組群，由具有記憶電流功能之至少一第二電路組組成，該第二電路組的電流輸出端電性連接於該第一電路組的電流輸入端，該第二電路組由該致能端控制自該第一電路組複製再自該畫素端組群接收該資料電流。

9. 如申請專利範圍第8項所述之電流驅動電激放光顯示器之資料線傳輸電路的裝置，當該第一電路組群是由複數個該第一電路組組成，以及該第二電路組群是由複數個該第二電路組組成時，該電流驅動電激放光顯示器之資料線傳輸電路裝置之操作順序至少包含：

該些第一電路組依序分別由複數個該週期訊號端控制，以分別依序發送複數個該資料電流；

該些第二電路組依序由該致能端控制，自該些第一電路組分別依序複製該些資料電流後，再分別依序自該畫素端組群接收該些資料電流。

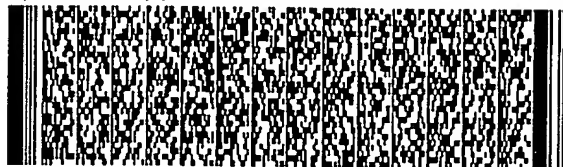




第 1/22 頁



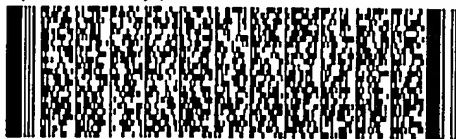
第 2/22 頁



第 2/22 頁



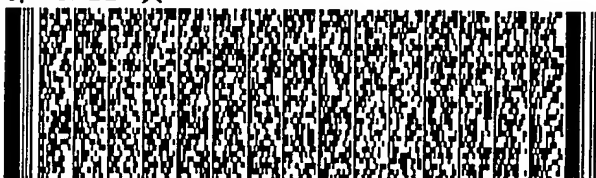
第 3/22 頁



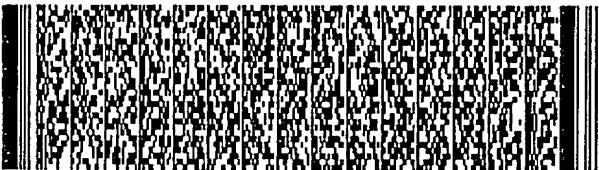
第 4/22 頁



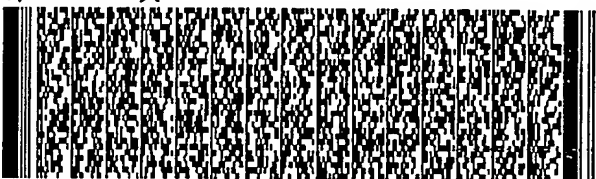
第 5/22 頁



第 5/22 頁



第 6/22 頁



第 6/22 頁



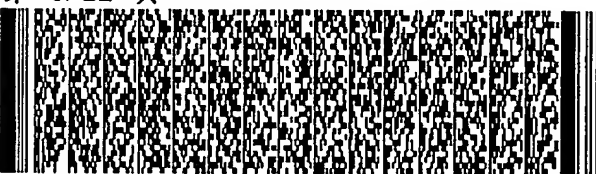
第 7/22 頁



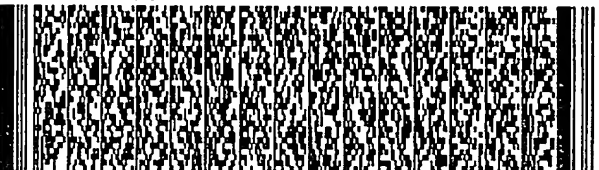
第 7/22 頁



第 8/22 頁



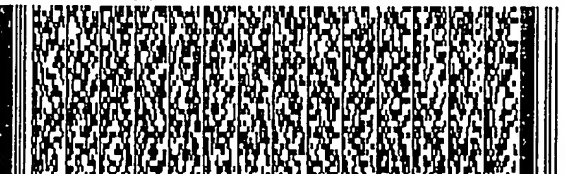
第 8/22 頁



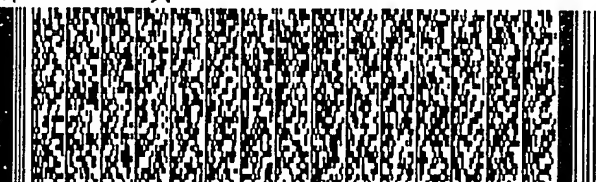
第 9/22 頁



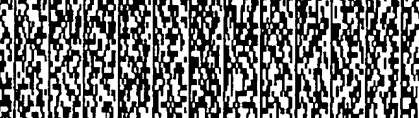



第 9/22 頁



第 10/22 頁



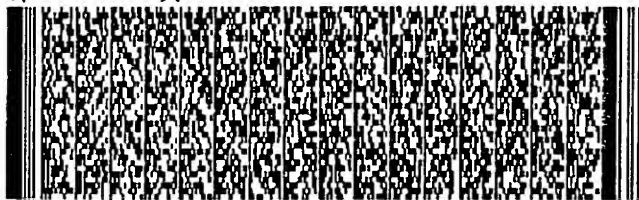


100



100

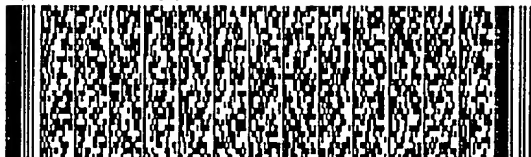
第 20/22 頁



第 21/22 頁

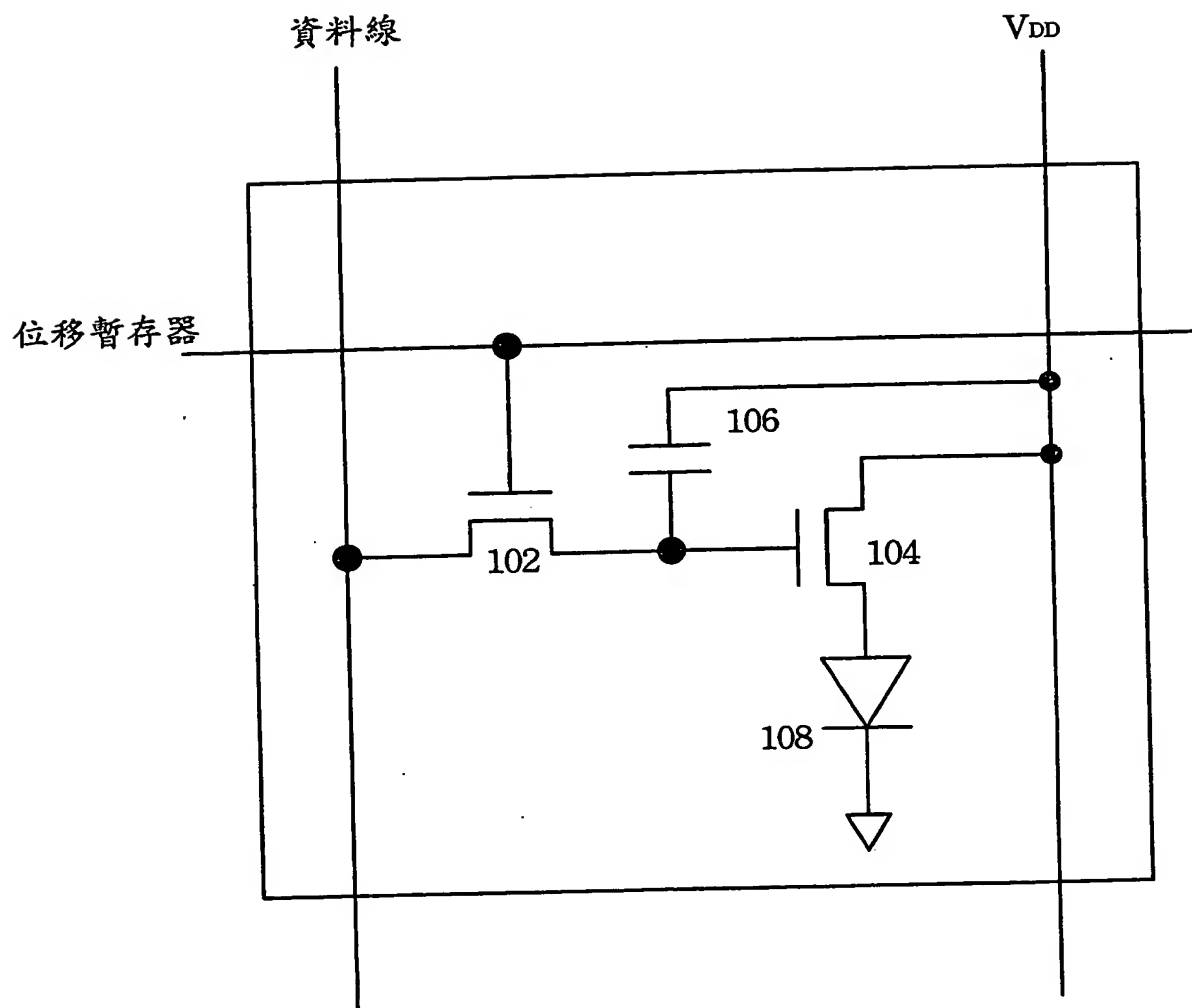


第 21/22 頁

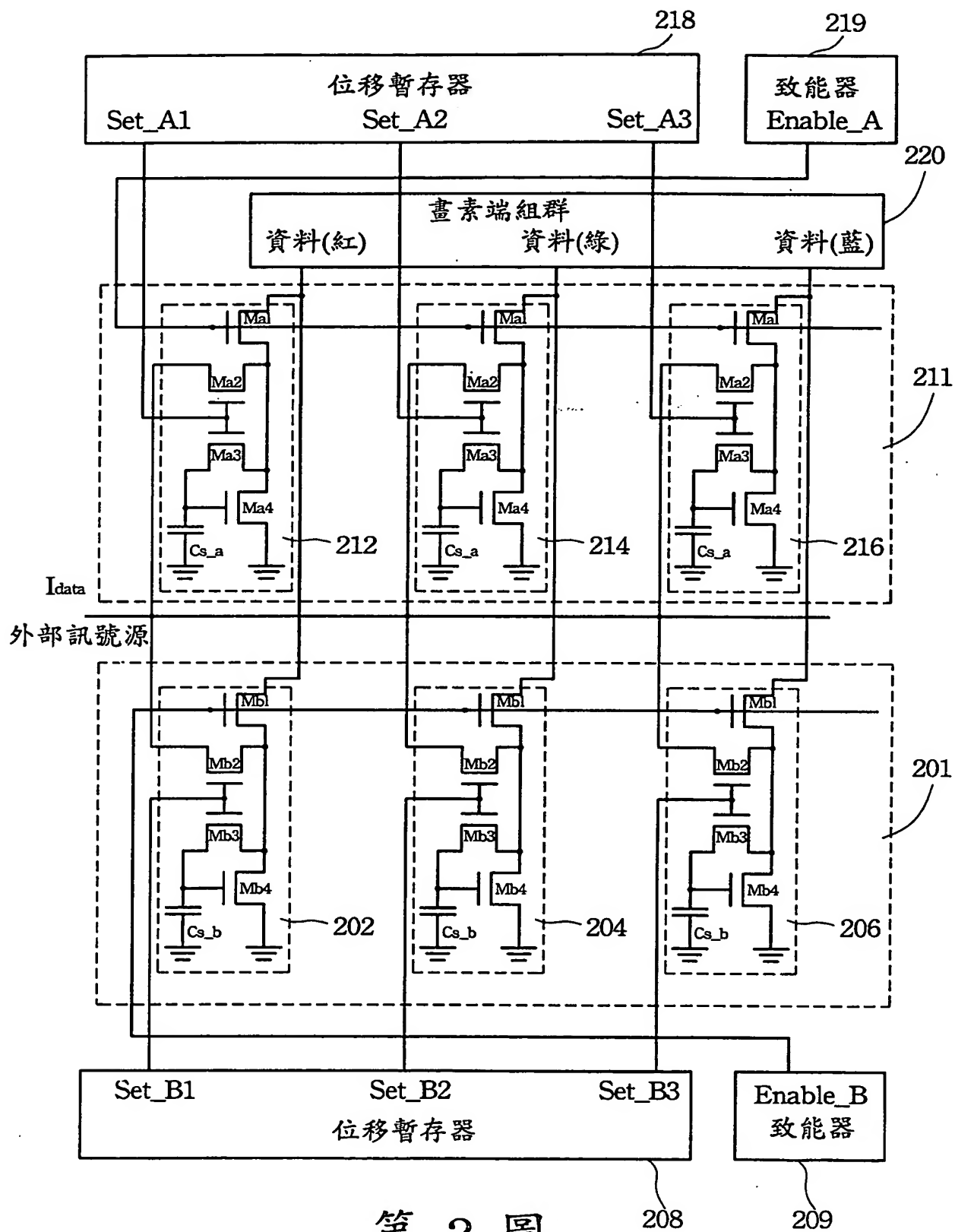


第 22/22 頁

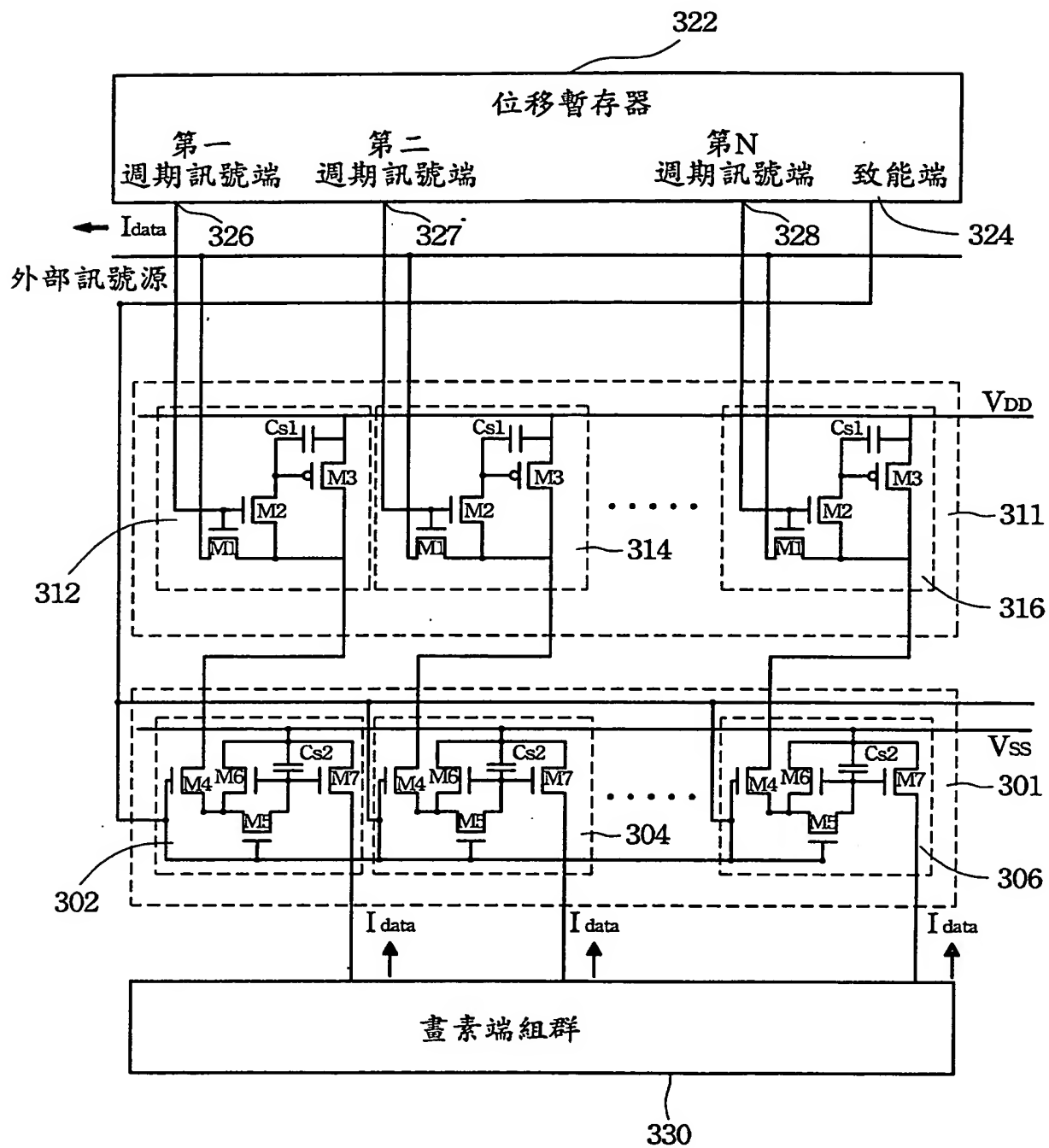




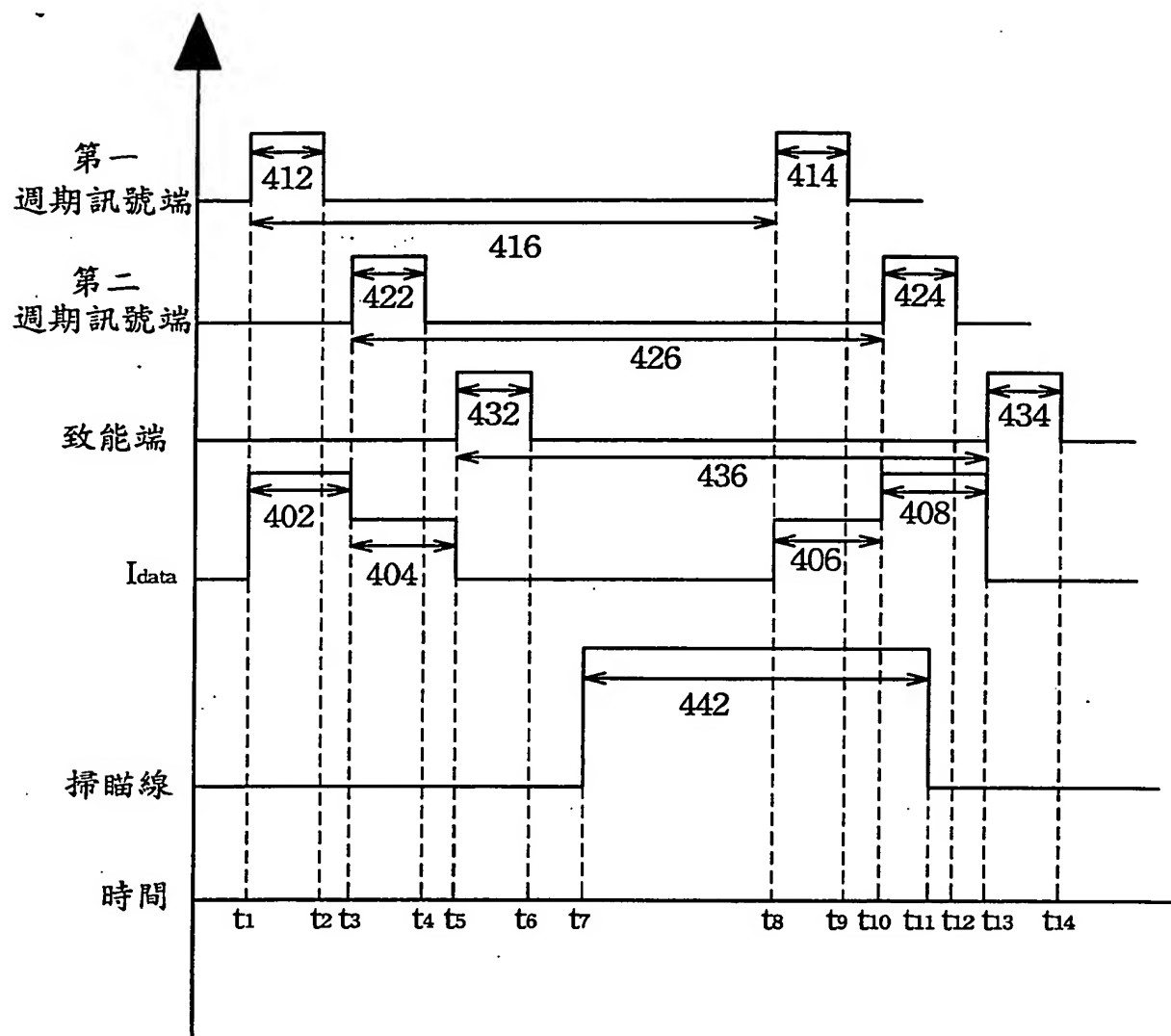
第 1 圖



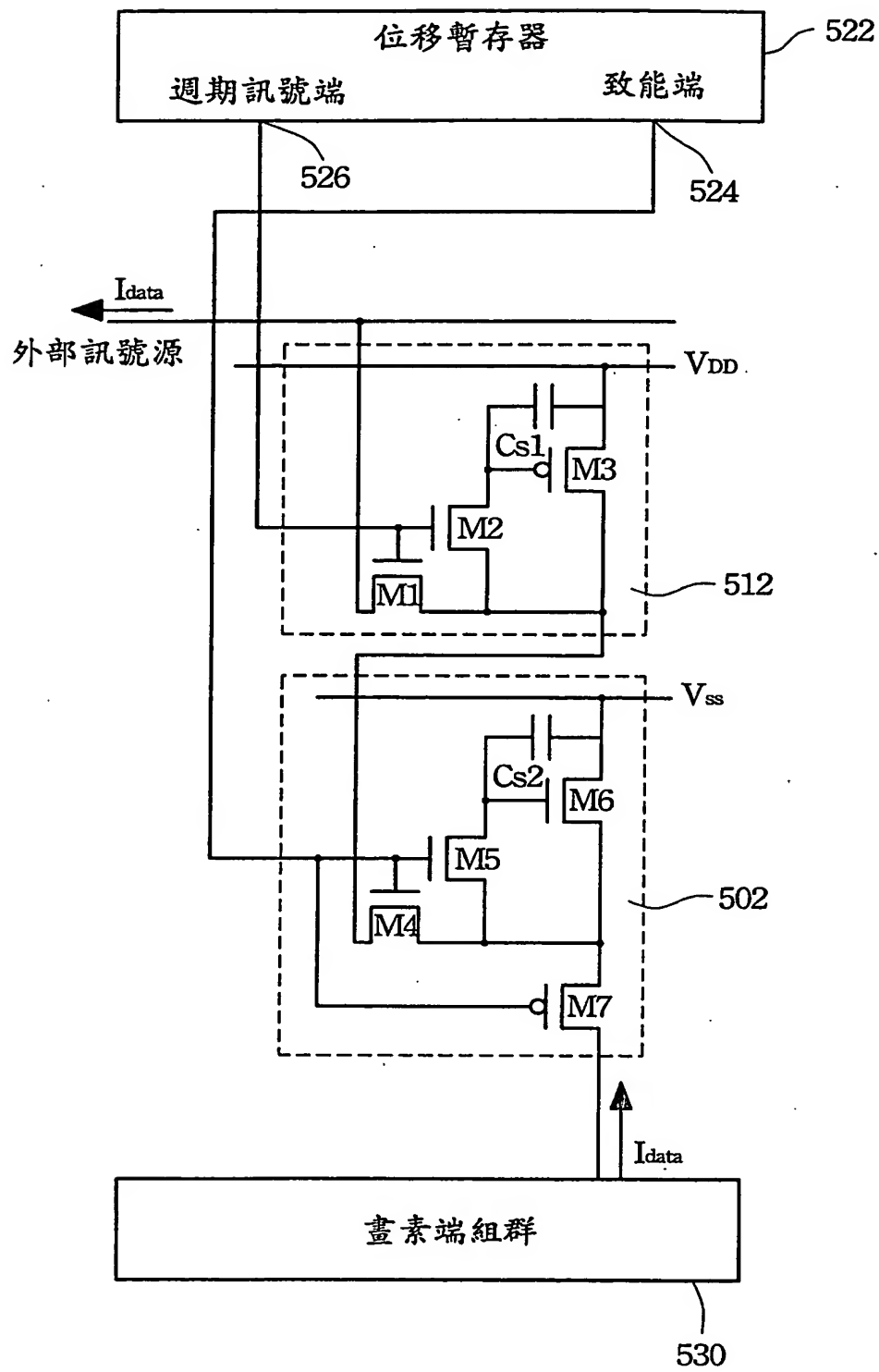
第 2 圖



第 3 圖

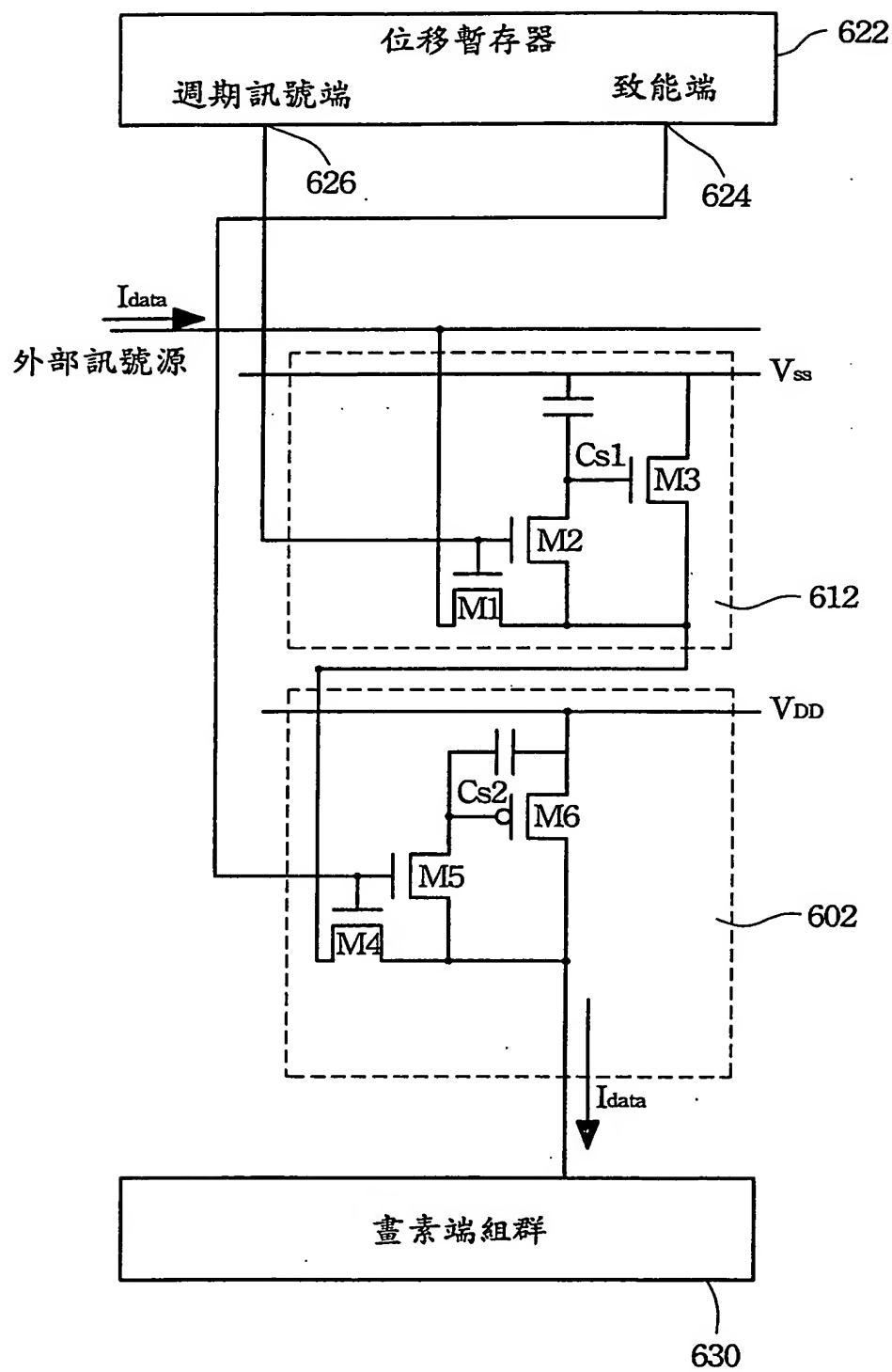


第 4 圖



第 5 圖





第 6 圖